

- 1) [6/40] Spiegare brevemente la differenza tra le tecniche di polling e DMA.
- 2) [34/40] Si consideri una gerarchia di memoria composta da:
 - a) una cache unificata di dimensione 64B, ad 1 via e dimensione del blocco di 8 byte;
 - b) una split cache composta da una cache istruzioni ad 1 via e 1 cache dati ad 1 via. In entrambi i casi la dimensione del blocco e' 8 byte e la dimensione delle due cache e' identica e complessivamente uguale a quella del caso (a).

La varie cache sono tutte di tipo write-back e il tempo di hit e' pari a 2ns mentro quello di miss e' pari a 98ns. Il processore effettua i seguenti accessi in cache, ad indirizzi al byte (F=Fetch, R=Read, W=Write):

F12,R32,F16,F20,W21,F24,R55,F28,W60,F32,R74,F36,W11,F40,R35,F44,W33,F48,R254,F52,W190,F56,R26,F60,W132,F64,R22,F68,W25,F72,R27,F76,W75,F80,R26,F84,W79,F88,R40,F92,W27,F96,R10,F100,W35,F16,F20. Per la sequenza data, ricavare il tempo medio di accesso alla gerarchia cosi' composta nel caso (a) e confrontarlo con quello che si otterrebbe con la stessa sequenza di accessi usando una gerarchia come nel tipo (b).